

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-208502

(43)Date of publication of application : 26.07.2002

(51)Int.Cl.

H01C 7/00  
H01C 17/06

(21)Application number : 2001-004758

(71)Applicant : KOA CORP

(22)Date of filing : 12.01.2001

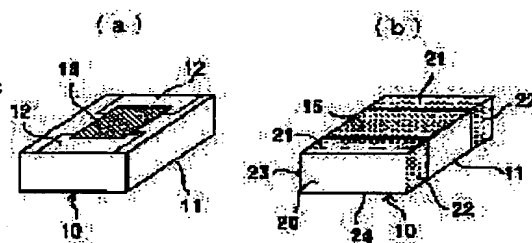
(72)Inventor : AKAHA YASUSHI  
HANAOKA TOSHIHIRO

## (54) CHIP RESISTOR UNIT AND METHOD OF MANUFACTURING THE SAME

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a chip resistor unit which is capable of being mounted on the surface of a printed circuit board or the like even if not only the top or underside but also side of the chip resistor is sucked up by the suction surface of a mounting device, and furthermore which is capable of being mounted on a narrow land part.

**SOLUTION:** A chip resistor unit is equipped with a ceramic base body 11, a pair of top surface electrodes 12 and 12 provided to the lengthwise edges of the ceramic base body 11 respectively, a resistor 13 which spreads over the surface of the ceramic body 11 between the top surface electrodes 12 and 12, and furthermore external electrodes 21, 22, 23, and 24 which are solderable are arranged on the top surface, underside, and both lateral sides of the lengthwise edges of the chip resistor unit.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2002-208502  
(P2002-208502A)

(43) 公開日 平成14年7月26日 (2002.7.26)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	キーワード (参考)
H 0 1 C 7/00		H 0 1 C 7/00	B 5 E 0 3 2
17/06		17/06	B 5 E 0 3 3

審査請求 未請求 請求項の数 2 O L (全 4 頁)

(21) 出願番号 特願2001-4758(P2001-4758)

(22) 出願日 平成13年1月12日 (2001.1.12)

(71) 出願人 000105350

コア株式会社

長野県伊那市大字伊那3672番地

(72) 発明者 赤羽 泰

長野県上伊那郡箕輪町大字中箕輪14016

コア株式会社内

(72) 発明者 花岡 敏博

長野県上伊那郡箕輪町大字中箕輪14016

コア株式会社内

(74) 代理人 100092406

弁理士 堀田 信太郎 (外2名)

Fターム(参考) 5E032 BA04 BB01 CA01 CC06 TA03  
TB02

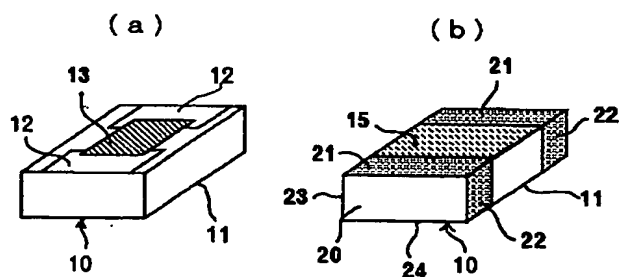
5E033 BB06 BC01 BD01 BE01 BH01

(54) 【発明の名称】 チップ抵抗器及びその製造方法

(57) 【要約】

【課題】 実装機の吸着面が上下面のみならず側面を吸着した場合においても、プリント回路基板等の表面実装を可能とし、更に狭いランド部に対して良好な実装が可能なチップ抵抗器を提供する。

【解決手段】 セラミクス基体11の長手方向両端部に一対の上面電極12、12と、該上面電極間にまたがる抵抗体13とを設けたチップ抵抗器において、長手方向両端部の上面、下面、左右の側面の四方に連続したハンダ付けが可能な外部電極21、22、23、24を配置した。



BEST AVAILABLE COPY

**【特許請求の範囲】**

【請求項 1】セラミクス基体の長手方向両端部に一对の上面電極と、該上面電極間にまたがる抵抗体とを設けたチップ抵抗器において、前記長手方向両端部の上面、下面、左右の側面の四方に連続したハンダ付けが可能な外部電極を配置したことを特徴とするチップ抵抗器。

【請求項 2】縦溝に分割溝を備えたシート状のセラミクス基板を準備し、下面電極及び上面電極を形成し、抵抗体を形成し、抵抗値調整を行い、前記抵抗体を被覆する保護膜を形成した後に、分割後に個々の基体の長手方向となる分割溝に沿って一次分割を行い、側面両端部に金属膜を形成し、次いで個々の基体の短手方向となる分割溝に沿って二次分割を行い、メッキ処理を行うことを特徴とするチップ抵抗器の製造方法。

**【発明の詳細な説明】****【0001】**

【発明の属する技術分野】本発明は、表面実装に好適なチップ抵抗器に係り、特にその電極構造に関する。

**【0002】**

【従来の技術】従来のチップ抵抗器の構造例を図 3 に示す。チップ抵抗器 10 は、抵抗体形成段階の (a) に示すように、アルミナ等のセラミクス基体 11 と、その基体 11 の上面に配置された一对の上面電極 12、12 と、その一对の上面電極 12、12 にまたがるように配置された抵抗体 13 とを備えている。そして、完成段階の (b) に示すように、抵抗体 13 の上部には保護膜 15 が配置され、抵抗体 13 を被覆して保護している。セラミクス基体 11 の長手方向両端部には、図示するように、上面、下面、及び端面にそれぞれハンダ付けが可能な外部電極 16、17、18 が配置されている。ここで抵抗体がまたがる上面電極 12 及び下面電極は、Ag 又は Ag-Pd ペーストを厚膜スクリーン印刷により形成した後に、高温で焼成することによって形成される。これに対して、外部電極 16、17、18 は Ni-Cr 膜等をスパッタリング等により形成した後に、ニッケルメッキ、ハンダメッキ等メッキ膜を被着することによって形成される。

【0003】このようなチップ抵抗器の構造は、セラミクス基体 11 の長手方向の両端部の三面にハンダ付けが可能な外部電極を連続して形成しているので、プリント回路基板等への表面実装に好適である。しかしながら、係る従来のチップ抵抗器においては、外部電極が上面及び端面にしか存在しないため、上下面（表裏面）のみしかできなかった。このため、チップ部品の実装機が誤って、チップ抵抗器の左右両側面のいずれかを吸着すると、いわゆる横立ちとなり、その両端部には外部電極が存在しないため、プリント回路基板等へ表面実装することができず、実装段階で不良品を生じることになる。

【0004】また、従来の端面電極は実装時に端面側にフィレットを形成するため、その部分の実装面積が大き

くなるという問題があった。

**【0005】**

【発明が解決しようとする課題】本発明は上述した事情に鑑みて為されたもので、実装機の吸着面が上下面のみならず側面を吸着した場合においても、プリント回路基板等の表面実装を可能とし、更に狭いランド部に対して良好な実装が可能なチップ抵抗器を提供することを目的とする。

**【0006】**

【課題を解決するための手段】本発明のチップ抵抗器は、セラミクス基体の長手方向両端部に一对の上面電極と、該上面電極間にまたがる抵抗体とを設けたチップ抵抗器において、前記長手方向両端部の上面、下面、左右の側面の四方に連続したハンダ付けが可能な外部電極を配置したことを特徴とする。

【0007】また、本発明のチップ抵抗器の製造方法は、縦溝に分割溝を備えたシート状のセラミクス基板を準備し、下面電極及び上面電極を形成し、抵抗体を形成し、抵抗値調整を行い、前記抵抗体を被覆する保護膜を形成した後に、分割後に個々の基体の長手方向となる分割溝に沿って一次分割を行い、側面両端部に金属膜を形成し、次いで個々の基体の短手方向となる分割溝に沿って二次分割を行い、メッキ処理を行うことを特徴とする。

【0008】上述した本発明のチップ抵抗器によれば、長手方向両端部の上面、下面、及び左右の側面の四方に連続したハンダ付け可能な外部電極を配置したので、実装機が上下面のみならず側面を吸着した場合にも、当該チップ抵抗器をプリント回路基板のランド部に正常に実装することが可能となる。従って、チップ部品の実装機において、その吸着面に関係なく表面実装が可能となるため、実装不良による廃棄部品がなくなり、実装段階における製造コストの低減が可能となる。

【0009】また、チップ抵抗器の側面をプリント回路基板のランド部に実装することができるため、小さなランドパターンでも確実な実装が可能となる。

**【0010】**

【発明の実施の形態】以下、本発明の実施の形態について、図 1 及び図 2 を参照して説明する。

【0011】図 1 は、本発明の実施の形態のチップ抵抗器を示す。このチップ抵抗器は、(a) に示すようにアルミナ等のセラミクス基体 11 の長手方向両端部に一对の上面電極 12、12 と、この電極にまたがる抵抗体 13 とを備えている。更に下面にも上面電極に対応した基体両端部に下面電極を備えている。そして、チップ抵抗器の外観は (b) に示すように、抵抗体 13 が保護膜 15 により被覆され、基体 11 の上面電極 12 が外部電極 21 により被覆され、更に、基体 11 の長手方向両端部の両側面には外部電極 22、23 を、下面にも下面電極を被覆する外部電極 24 をそれぞれ備えている。そし

て、基体 11 の長手方向端面 20 には電極が存在しない。

【0012】図 2 は、このチップ抵抗器の製造工程を示す。まず、アルミナ等のシート状のセラミクス基板を準備する（符号 31）。下面電極をスクリーン印刷、乾燥、焼成により形成する（符号 32）。次に、上面電極 12 をスクリーン印刷、乾燥、焼成により形成して（符号 33）、抵抗体 13 をスクリーン印刷、乾燥、焼成により形成する（符号 34）。次に、抵抗体 13 を被覆するブリコート層をスクリーン印刷、乾燥、焼成により形成して（符号 35）、レーザトリミング等により抵抗値調整を行う（符号 36）。そして、保護膜 15 をスクリーン印刷、乾燥、焼成により形成する（符号 37）。以上の工程は、従来のチップ抵抗器の製造工程と同じである。

【0013】次に一次分割を行う（符号 38）のであるが、本発明のチップ抵抗器の製造方法においては、基体 11 の長手方向の分割溝に沿って一次分割する（符号 38）。一次分割後の短冊状の基板 11a を（b）に示す。そして、（c）に示すように、分割した短冊状の基板 11a を治具に積層して装着し、側面非電極部分マスク 26 により被覆する（符号 39）。側面非電極部分のマスク 26 は、専用治具又はレジスト印刷によって行う。

【0014】そして、スパッタリング又は蒸着により、例えばニクロム等の金属膜を基体側面の露出部分に形成する（符号 40、図 2（d）参照）。尚、スパッタリング等により形成された金属膜は、基体側面のみならず上面及び下面にまわり込み、上面電極及び下面電極に接続されて、これら電極と連続した金属膜が形成される。マスク 26 を除すと、個々の基体側面の両端部に金属膜 25 が形成されている（図 2（e）参照）。

【0015】次に、短冊状の基板 11a の短手方向の分割溝に沿った二次分割を行い（符号 41）、個々のセラミクス基体 11 が得られる。そして、ニッケルメッキ、ハンダメッキ等のメッキ処理を行い、上面電極、側面の金属膜、下面電極上に連続した外部電極 21, 22, 2

3, 24 を形成する（符号 42）。

【0016】これにより、図 1 に示す構造のチップ抵抗器が完成する。このチップ抵抗器によれば、上下面及び側面の四面にハンダ付けが可能な外部電極 21, 22, 23, 24 を備えているので、一方の側面を実装機の吸着面として、他方の側面をプリント回路基板上のランドに実装することが可能となる。従って、小さなプリント回路基板上のランドパターンに対しても実装を確実なものとすることができ、また実装機における実装面の吸着ミスの問題が無くなるため、実装段階における不良を低減することができる。

【0017】

【発明の効果】総じて本発明によれば、チップ抵抗器の性能及び生産性を維持しつつ、上下面のみならず側面をもプリント回路基板のランド部への実装を可能とするチップ抵抗器が提供される。

【図面の簡単な説明】

【図 1】本発明の実施の形態のチップ抵抗器の外観形状を示す斜視図であり、（a）は抵抗体の形成段階を示し、（b）は完成段階を示す。

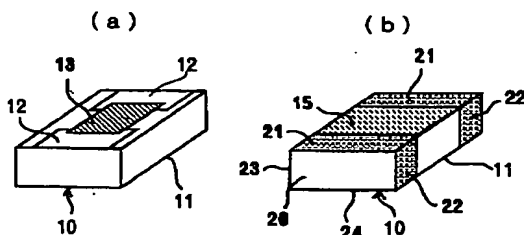
【図 2】本発明の実施の形態のチップ抵抗器の製造工程を示す、（a）フロー図、（b）短冊状に分割した基板の上面図、（c）治具に装着した状態の側面図、（d）その後スパッタ蒸着した段階を示す側面図、及び（e）基板側面に金属膜を形成した状態の側面図である。

【図 3】従来のチップ抵抗器の外観形状を示す斜視図であり、（a）は抵抗体の形成段階を示し、（b）は完成段階を示す。

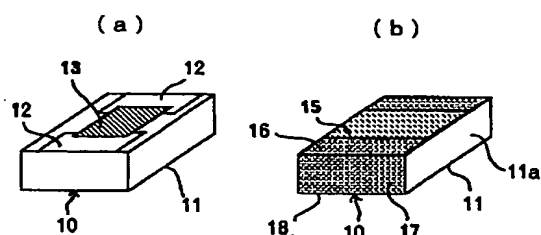
【符号の説明】

- 11 基体
- 12 上面電極
- 13 抵抗体
- 15 保護膜
- 16, 17, 18 外部電極
- 21, 22, 23, 24 外部電極
- 26 マスク

【図 1】



【図 3】



【図2】

